

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Japanese Patent Laid-Open Publication No. Heisei 9-8205

(TITLE OF THE INVENTION)

RESIN-ENCAPSULATED SEMICONDUCTOR DEVICE

5

(CLAIMS)

1. A resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank, comprising:
- inner leads having the thickness less than that of the lead frame blank; and
- terminal columns integrally connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, the terminal columns having terminal portions arranged on top ends thereof, the terminal portions being made of solders, etc. and exposed to the outside beyond a resin encapsulate, each inner lead possessing a rectangular cross-section and having four

surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

2. A resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank, comprising:

inner leads having the thickness less than that of the lead frame blank; and terminal columns integrally connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, portions of top ends of the terminal columns being exposed to the outside beyond a resin encapsulate, each inner lead possessing a rectangular

cross-section and having four surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

10 3. The resin-encapsulated semiconductor device as claimed in claims 1 or 2, wherein a semiconductor chip is received inward of the inner leads, and electrodes of the semiconductor chip are electrically connected to the inner leads through wires, respectively.

15

4. The resin-encapsulated semiconductor device as claimed in claim 3, wherein the lead frame has a die pad, and the semiconductor chip is mounted onto the die pad.

20

5. The resin-encapsulated semiconductor device as claimed in claim 3, wherein the lead frame does not have a die pad, and the semiconductor chip is fastened to the inner leads using a reinforcing fastener tape.

.25

6. The resin-encapsulated semiconductor device as

claimed in claims 1 or 2, wherein the semiconductor chip is fastened by means of insulating adhesive to the second surfaces of the inner leads on one surface thereof on which the electrodes are located, and the electrodes of the semiconductor chip are electrically connected to the first surfaces of the inner leads through wires, respectively.

7. The resin-encapsulated semiconductor device as claimed in claims 1 or 2, wherein the semiconductor chip is fastened to the second surfaces of the inner leads by bumps thereby to be electrically connected to the inner leads.

(DETAILED DESCRIPTION OF THE INVENTION)

(FIELD OF THE INVENTION)

15 The present invention relates to a resin-encapsulated semiconductor device capable of meeting the requirement for an increase in the number of terminals and resolving problems which are caused in association with position shift and coplanarity of an outer lead.

20

(DESCRIPTION OF THE PRIOR ART)

FIG. 15(a) shows the configuration of a generally known resin-encapsulated semiconductor device (a plastic lead frame package). The shown resin-encapsulated 25 semiconductor device includes a die pad 1511 having a

semiconductor chip 1520 mounted thereon, outer leads 1513 to be electrically connected to the associated circuits, inner leads 1512 formed integrally with the outer leads 1513, bonding wires 1530 for electrically connecting the tips of the inner leads 1512 to the bonding pad 1521 of the semiconductor chip 1520, and a resin 1540 encapsulating the semiconductor chip 1520 to protect the semiconductor chip 1520 from external stresses and contaminants. This resin-encapsulated semiconductor device, after mounting the semiconductor chip 1520 on the bonding pad 1521, is manufactured by encapsulating the semiconductor chip 1520 with the resin. In this resin-encapsulated semiconductor device, the number of the inner leads 1512 is equal to that of the bonding pads 1521 of the semiconductor chip 1520.

15 And, FIG. 15(b) shows the configuration of a monolayer lead frame used as an assembly member of the resin-encapsulated semiconductor device shown in FIG. 15a. Such a lead frame includes the bonding pad 1511 for mounting the semiconductor chip, the inner leads 1512 to be electrically connected to the semiconductor chip, the outer lead 1513 which is integral with the inner leads 1512 and is to be electrically connected to the associated circuits. This also includes dam bars 1514 serving as a dam when encapsulating the semiconductor chip with the resin, and a frame 1515 serving to support the entire lead frame 1510.

20

25

Such a lead frame is formed from a highly conductive metal such as a cobalt, 42 alloy(a 42% Ni-Fe alloy), copper-based alloy by a pressing working process or an etching process. FIG. 15(b)(□) is a cross-sectional view taken along the line F1-F2 of FIG. 15(b)(1).

Recently, there has been growing demand for the miniaturization and reduction in thickness of resin-encapsulated semiconductor device employing lead frames like the lead frame (plastic lead frame package) and the increase of the number of terminals of resin-encapsulated semiconductor package as electronic apparatuses are miniaturized progressively and the degree of the integration of semiconductor device increase progressively. Thus, recent resin-encapsulated semiconductor package, particularly quad plate package(QFPs) and thin quad flat packages (TQFPs) have each a greatly increased number of pins.

Lead frames having inner leads arranged at small pitches among lead frames for semiconductor packages are fabricated by a photolithographic etching process, while lead frames having inner leads arranged at comparatively large pitches among lead frames for semiconductor packages are fabricated by press working. However, lead frames having a large number of fine inner leads to be used for forming semiconductor packages having a large number of

Pins are fabricated by subjecting a blank of a thickness on the order of 0.25 mm to an etching process, not a press working.

The etching process for forming a lead frame having fine inner leads will be described hereinafter with reference to FIG. 14. First, a copper alloy or 42 alloy thin sheet of a thickness on the order of 0.25 mm (a lead frame blank 1410) is cleaned perfectly (FIG. 14(a)). Then, a photoresist, such as a water-soluble casein photoresist containing potassium dichromate as a sensitive agent, is spread in photoresist films 1420 over the major surfaces of the thin film as shown in FIG. 14(b).

Then, the photoresist films are exposed, through a mask of a predetermined pattern, to light emitted by a high-pressure mercury lamp, and the thin sheet is immersed in a developer for development to form a patterned photoresist film 1430 as shown in FIG. 14(c). Then, the thin sheet is subjected, when need be, to a hardening process, a washing process and such, and then an etchant containing ferric chloride as a principal component is sprayed against the thin sheet 1410 to etch through portions of the thin sheet 1410 not coated with the patterned photoresist films 1420 so that inner leads of predetermined sizes and shapes are formed as shown in FIG. 14(d).

Then, the patterned resist films are removed, the patterned thin sheet 1410 is washed to complete a lead frame having the inner leads of desired shapes as shown in FIG. 14(e). Predetermined areas of the lead frame thus formed by the etching process are silver-plated. After being washed and dried, an adhesive polyimide tape is stuck to the inner leads for fixation, predetermined tab bars are bent, when need be, and the die pad depressed. In the etching process, the etchant etches the thin sheet in both the direction of the thickness and directions perpendicular to the thickness, which limits the miniaturization of inner lead pitches of lead frames. Since the thin sheet is etched from both the major surfaces as shown in FIG. 14 during the etching process, it is said, when the lead frame has a line-and-space shape, that the smallest possible intervals between the lines are in the range of 50 to 100 μ s of the thickness of the thin sheet. From the viewpoint of forming the outer lead having a sufficient strength, generally, the thickness of the thin sheet must be about 0.125 mm or above. Furthermore, the width of the inner leads must be in the range of 70 to 80 μ m for successful wire bonding. When the etching process as illustrated in FIG. 14 is employed in fabricating a lead frame, a thin sheet of a small thickness in the range of 0.125 to 0.15 mm is used and inner leads are formed by etching so that the

fine tips thereof are arranged at a pitch of about 0.1 mm.

However, recent miniature resin-encapsulated semiconductor package requires inner leads arranged at pitches in the range of 0.13 to 0.15 mm, far smaller than 0.165 mm. When a lead frame is fabricated by processing a thin sheet of a reduced thickness, the strength of the outer leads of such a lead frame is not large enough to withstand external forces that may be applied thereto during the subsequent processes including an assembling process and a chip mounting process. Accordingly, there is a limit to the reduction of the thickness of the thin sheet to enable the fabrication of a minute lead frame having fine leads arranged at very small pitches by etching.

An etching method previously proposed to overcome such difficulties subjects a thin sheet to an etching process to form a lead frame after reducing the thickness of portions of the thin sheet corresponding to the inner leads of the lead frame by half-etching or pressing to form the fine inner leads by etching without reducing the strength of the outer leads. However, problems arise in accuracy in the subsequent processes when the lead frame is formed by etching after reducing the thickness of the portions corresponding to the inner leads by pressing; for example, the smoothness of the surface of the plated areas

is unsatisfactory, the inner leads cannot be formed in a flatness and a dimensional accuracy required to clamp the lead frame accurately for bonding and molding, and a platemaking process must be repeated twice making the lead fabricating process intricate. It is also necessary to repeat a platemaking process twice when the thickness of the portions of the thin sheet corresponding to the inner leads is reduced by half etching before subjecting the thin sheet to an etching process for forming the lead frame, which also makes the lead frame fabricating process intricate. Thus, this previously proposed etching method has not yet been applied to practical lead frame fabricating processes.

15 (SUBJECT MATTERS TO BE SOLVED BY THE INVENTION)

On the other hand, because a pitch among inner leads is made narrow as the number of terminals is increased, it is considered important to know whether a problem is caused or not in association with position shift or coplanarity of an outer lead when implementing a chip mounting process. Accordingly, the present invention has been made in an effort to solve the problems occurring in the related art, and an object of the present invention is to provide a resin-encapsulated semiconductor device capable of meeting the requirement for an increase in the number of terminals

and resolving problems which are caused in assoc:
position shift and coplanarity of an outer lead.

(MEANS FOR SOLVING THE SUBJECT MATTERS)

5 According to one aspect of the present invention there is provided a resin-encapsulated semiconductor using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of the inner leads is less than that of the lead frame comprising: inner leads having the thickness less than that of the lead frame blank; and terminal columns connected to the inner leads and having the same thickness as that of the lead frame blank, the terminal columns having a column-shaped configuration which is adapted 10 electrically connected to an external circuit, the columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, the terminal columns having terminal portions 15 arranged on top ends thereof, the terminal portions being made of solder, etc. and exposed to the outside being resin encapsulate, outer surfaces of the terminal columns also being exposed to the outside beyond the encapsulate, each inner lead possessing a rectangular cross-section and having four surfaces including a 20 25

surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

According to another aspect of the present invention there is provided a resin-encapsulated semiconductor device using a lead frame which is shaped in accordance with a two-step etching process to a body wherein a thickness of inner leads is less than that of the lead frame blank comprising: inner leads having the thickness less than that of the lead frame blank; and terminal columns integral connected to the inner leads and having the same thickness with the lead frame blank, the terminal columns possessing a column-shaped configuration which is adapted to be electrically connected to an external circuit, the terminal columns being disposed outside of the inner leads in a manner such that they are coupled to the inner leads in a direction orthogonal to the thickness-wise direction thereof, portions of top ends of the terminal columns being exposed to the outside beyond a resin encapsulate, outer surfaces of the terminal columns also being exposed to the outside beyond the resin encapsulate, each inner lead

possessing a rectangular cross-section and having four surfaces including a first surface, a second surface, a third surface and a fourth surface, the first surface being flushed with one surface of a remaining portion of the inner lead having the same thickness with the lead frame blank while being opposed to the second surface, and each of the third and fourth surfaces having a concave shape depressed toward the inside of the inner lead.

According to another aspect of the present invention, a semiconductor chip is received inward of the inner leads, and electrodes (pads) of the semiconductor chip are electrically connected to the inner leads through wires, respectively. According to another aspect of the present invention, the lead frame has a die pad, and the semiconductor chip is mounted onto the die pad. According to another aspect of the present invention, the lead frame does not have a die pad, and the semiconductor chip is fastened to the inner leads using a reinforcing fastener tape. According to still another aspect of the present invention, the semiconductor chip is fastened by means of insulating adhesive to the second surfaces of the inner leads on one surface thereof on which the electrodes are located, and the electrodes of the semiconductor chip are electrically connected to the first surfaces of the inner leads through wires, respectively. According to yet still

another aspect of the present invention, the semiconductor chip is fastened to the second surfaces of the inner leads by bumps thereby to be electrically connected to the inner leads. In the above descriptions, in the case that the terminal columns have terminal portions which are arranged on top ends of the terminal columns, with the terminal portions made of solders, etc. and exposed to the outside beyond the resin encapsulate, while it is the norm that the terminal portions comprising the solders, etc. are exposed to the outside beyond the resin encapsulate, it is not necessarily required for the terminal portions to be projected beyond the resin encapsulate. Moreover, while it is possible to use the outside surfaces of the terminal columns while they are not encapsulated by the resin encapsulate and they are exposed to the outside, the outside surfaces of the terminal columns which are not encapsulated by the resin encapsulate, can be covered by a protective frame using adhesive, etc.

20 [WORKING FUNCTIONS]

The resin-encapsulated semiconductor device in accordance with the present invention can meet a demand for an increase in the number of terminals. At the same time, in the resin-encapsulated semiconductor device, because the forming process of the outer leads as in the case of using

2 mono-layered lead frame shown in FIG. 13(b) is not required, it is possible to provide a semiconductor device in which no problems are caused in association with position shift and coplanarity of the outer leads. More particularly, the use of a multi-pinned lead frame shaped in a manner that inner leads have a thickness less than that of the lead frame blank by a two-step etching process, that is, the inner leads are arranged at a fine pitch, can meet a demand for an increase in the pin number of the semiconductor device. Furthermore, by using the lead frame which is fabricated by a two-step etching process as will be described later with reference to FIG. 1, the second surface of each inner lead has coplanarity, and is excellent in wire-bonding property. In addition, since the first surface of the inner lead is also a flat surface and the third and fourth surfaces are depressed toward the inside of the inner lead, the inner leads are stable and coplanarity width upon wire bonding process can be enlarged.

20

(EMBODIMENTS)

Embodiments of the resin-encapsulated semiconductor device in accordance with the present invention will now be described with reference to the attached drawings. First, 25 a resin-encapsulated semiconductor device in accordance

with a first embodiment of the present invention described hereinafter with reference to FIGS. 1 through 3. FIG. 1(a) is a cross-sectional view of the encapsulated semiconductor device according to the embodiment of the present invention. FIG. 1(b) is a sectional view of an inner lead taken along the line of FIG. 1(a), and FIG. 1(c) is a cross-sectional view of a terminal column taken along the line B1-B2 of FIG. 1(a). Moreover, FIG. 2(a) is a perspective view of the encapsulated semiconductor device according to the embodiment of the present invention, FIG. 2(b) is a view of the resin-encapsulated semiconductor device of FIG. 2(a), and FIG. 2(c) is a bottom view of the encapsulated semiconductor device of FIG. 2(a). In FIGS. 1 and 2, a drawing reference numeral 100 represents an encapsulated semiconductor device, 110 a semiconductor chip, 111 electrodes (pads), 120 wires, 130 a lead frame, 131 inner leads, 131Aa a first surface, 131Ab a second surface, 131Ac a third surface, 131Ad a fourth surface, 132 terminal columns, 133A terminal portions, 133B surfaces, 133S a top surface, 135 a die pad, and 136 a resin encapsulate.

In the resin-encapsulated semiconductor device according to the first embodiment, as shown in FIG. 2(a), the semiconductor chip 110 is placed inward of the lead frame 130.

leads 131. As can be readily seen from FIG. 1(a), the semiconductor chip 110 is mounted on the die pad 135 at one surface thereof which is opposed to the other surface thereof where the electrodes pads 111 of the semiconductor chip 110 are arranged. Each electrode pad 111 is electrically connected to the second surface 131A₂ of the inner lead 131 through the wire 120. The electrical connection between the resin-encapsulated semiconductor device 100 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 100 via the terminal portions 133A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 133A located on the top surfaces 133S of the terminal columns 133, respectively. In the resin-encapsulated semiconductor device of the first embodiment of the present invention, it is not necessarily required to provide a protective frame 190, and instead, a structure, as shown in FIG. 1(d), in which no protective frame is used can be adopted.

The lead frame 130 used in the semiconductor device 100 according to the first embodiment is made of a 42% nickel-iron alloy. Therefore, the lead frame 130A which has a contour as shown in FIG. 9(a) and is shaped by an etching process, is used as the lead frame 130. The lead frame 130 has inner leads 131 which are shaped to have a

thickness less than that of the terminal columns 133 at other portions. Dam bars 136 serve as a dam when encapsulating the semiconductor chip 110 with a resin. Moreover, although the lead frame 130A which is processed by etching to have the contour as shown in FIG. 1(a) is used in this embodiment, the lead frame is not limited to such a contour because portions except the inner leads 131 and the terminal columns 133 are not necessary. The inner leads 131 have a thickness of 40 μ m whereas the portions of the lead frame 130 other than the inner leads 131 have a thickness of 0.15 mm which corresponds to the thickness of the lead frame blank. The other portions of the lead frame 130 except the inner leads 131 may not have the thickness of 0.15 mm, but have a thickness of 0.125 mm-0.50 mm which is thinner. The tips of the inner leads 131 have a small pitch of 0.12 mm so as to achieve an increase in the number of terminals for semiconductor devices. The second face 131Ab of the inner lead 131 has a substantially flat profile so as to allow an easy wire bonding thereon. Also, as shown in FIG. 1(b), because the third and fourth faces 131Ac and 131Ad have a concave shape which is depressed toward the inside of the associated inner lead, a high strength can be obtained even though the second face (wire bonding surface) 131Ab is narrowed.

In the present embodiment, since twisting does not

occur in the inner leads 131 irrespective of whether the inner leads 131 is long or not. The inner leads having the contour, as shown in FIG. 9(a), in which the tips of the inner leads 131 are separated one from another, are prepared by the etching process, and the inner leads are resin-encapsulated after mounting the semiconductor chip thereon as will be described later. However, where the inner leads 131 are long in their length and have a tendency for the generation of twisting therein, it is impossible to fabricate the lead frame by etching to have the contour as shown in FIG. 9(a). Therefore, after etching the lead frame in a state where the tips of the inner leads are fixed to the connecting portion 131B as shown in FIG. 9(c)(1), the inner leads 131 are fixed with the reinforcing tape 160 as shown in FIG. 9(c)(2). Then, the connecting portions 131B which are not necessary in the fabrication of the resin-encapsulated semiconductor device are removed by a press as shown in FIG. 9(c)(3), and a semiconductor device is then mounted on the lead frame.

Hereinafter, a method for the fabrication of the resin-encapsulated semiconductor device will now be described with reference to FIG. 8. First, the lead frame 130A, as shown in FIG. 9(a), which is shaped by the etching process as will be described later, is prepared such that the second surfaces 131Ab of the inner leads 131 are

directed upward (FIG. 8(a)).

Then, the semiconductor chip 110 is mounted onto the die pad 135 such that the surfaces of the semiconductor chip 110 on which the electrodes 111 are arranged, are directed upward (FIG. 8(b)).

Next, after the semiconductor chip 110 is fastened onto the die pad 135, the electrodes 111 of the semiconductor chip 110 and the second surfaces 131B of the inner leads 131 are bonded with each other using wires 110 (FIG. 8(c)).

Subsequently, encapsulation is carried out with the conventional resin encapsulate 140. Thereafter, unnecessary portions of the lead frame 130 which are protruded from the resin encapsulate 140 are cut by a press to form terminal columns 133 and also the side surfaces 133B of the terminal columns 133 (FIG. 8(d)).

Then, the dam bars 136, the frame portions 137, etc. of the lead frame 130A as shown in FIG. 9 are removed. Next, the terminal portions 133A each made of the semi-spherical solder are arranged on the outer surface of each terminal column 133 to fabricate a resin-encapsulated semiconductor device (FIG. 8(e)).

Thereafter, the protective frame 180 is arranged by means of adhesive around an entire outer surface of the resultant structure in such a manner that the side surfaces

of the terminal columns 133 are covered thereby (FIG. 6(f)). At this time, the protective frame 180 functions to reinforce the semiconductor device. In other words, the protective frame 180 serves to prevent moisture from leaking into a gap between the resin encapsulate and the terminal columns due to the fact that the side surfaces of the terminal columns are exposed to the outside, whereby a crack is not formed in the semiconductor device and the breakage of the semiconductor device is avoided. However, persons skilled in the art will readily appreciate that it is not necessarily required to provide the protective frame 180. Also, when such an encapsulating process by the resin is carried out using a desized mold, the encapsulating process is implemented in a state wherein the outer side surfaces of the terminal columns of the lead frame are somewhat protruded out of the resin encapsulate.

A method for etching the lead frame of the first embodiment will now be described in conjunction with the attached drawings. FIG. 11 is of cross-sectional views respectively illustrating sequential steps of the etching process for the lead frame of the first embodiment. In particular, the cross-sectional views of FIG. 1 correspond to a cross section taken along the line D1-D2 of FIG. 9(a). In FIG. 11, the reference numeral 1110 denotes a lead frame blank, 1120A and 1120B resist patterns, 1130 first opening,

1140 second openings, 1150 first concave portions, 1160 second concave portions, 1170 flat surfaces, and 1180 an etch-resistant layer. First, a water-soluble casein resist using potassium dichromate as a sensitive agent is coated over both surfaces of the lead frame blank 1110 made of a 42% nickel-iron alloy and having a thickness of about 0.15 mm. Using desired pattern plates, the resist films are patterned to form resist patterns 1120A and 1120B having first opening 1130 and second openings 1140, respectively (FIG. II(a)).

The first opening 1130 is adapted to etch the lead frame blank 1110 to have a flat etched bottom surface to a thickness smaller than that of the lead frame blank 1110 in a subsequent process. The second openings 1140 are adapted to form desired shapes of tips of inner leads. Although the first opening 1130 includes at least an area forming the tips of the inner leads 1110, a topology generated by partially thinned portion by etching in a subsequent process can cause hindrance in a taping process or a clamping process for fixing the lead frame. Thus, an area to be etched needs to be large without being limited to fine portions of the tips of the inner leads. Thereafter, both surfaces of the lead frame blank 1110 formed with the resist patterns are etched using a 48 Be' ferric chloride solution of a temperature of 57°C at a spray pressure of

2.5 kg/cm². The etching process is terminated at the point of time when first recesses 1150 etched to have a flat etched bottom surface have a depth h corresponding to $\frac{1}{3}$ of the thickness of the lead frame blank (FIG. II(c)).

5 Although both surfaces of the lead frame blank 1110 are simultaneously etched in the primary etching process, it is not necessary to simultaneously etch both surfaces of the lead frame blank 1110. The reason why both surfaces of the lead frame blank 1110 are simultaneously etched, as in 10 this embodiment, is to reduce the etching time taken in a secondary etching process as will be described later. The total time taken for the primary and secondary etching processes is less than that taken in the case of etching of only one surface of the lead frame blank on which the 15 resist pattern 1120A is formed. Subsequently, the surface provided with the first recesses 1150 respectively etched at the first opening 1130 is entirely coated with an etch-resistant hot-melt wax (acidic wax type MR-WB6, The Incotec Inc.) by a die coater to form an etch-resistant layer 1180 so as to fill up the first recesses 1150 and to 20 cover the resist pattern 1120A (FIG. II(c)).

25 It is not necessary to coat the etch-resistant layer 1180 over the entire portion of the surface provided with the resist pattern 1120A. However, it is preferred that the etch-resistant layer 1180 be coated over the entire

portion of the surface formed with the first recesses and first opening 1130, as shown in FIG. 11(c), because it is difficult to coat the etch-resistant layer 1180 on the surface portion including the first recesses.

5 Although the etch-resistant layer 1180 wax employed in this embodiment is an alkali-soluble wax, any surface resistant to the etching action of the etchant solution remaining somewhat soft during etching may be used.

10 For forming the etch-resistant layer 1180 is not limited to the above-mentioned wax, but may be a wax of a UV-set type. Since each first recess 1130 etched by the primary etching process at the surface formed with the pattern is adapted to form a desired shape of the inner lead to be filled up with the etch-resistant layer 1180, it is further etched in the following secondary etching process.

15 The etch-resistant layer 1180 also enhances the mechanical strength of the lead frame blank for the second etching process, thereby enabling the second etching process to be conducted while keeping a high accuracy. It is possible to enable a second etchant solution to be sprayed at an increased spraying pressure, for example, 2.5 kg or above, in the secondary etching process. The increased spraying pressure promotes the progress of etching in direction of the thickness of the lead frame blank in the secondary etching process. Then, the lead frame blank

20

25

portion of the surface formed with the first recess 1130 and first opening 1130, as shown in FIG. 11(c), because it is difficult to coat the etch-resistant layer 1180 on the surface portion including the first recesses 1130. Although the etch-resistant layer 1180 wax employed in this embodiment is an alkali-soluble wax, any surface resistant to the etching action of the etchant solution remaining somewhat soft during etching may be used. For forming the etch-resistant layer 1180 is not limited to the above-mentioned wax, but may be a wax of a UV-seal type. Since each first recess 1130 etched by the primary etching process at the surface formed with the pattern adapted to form a desired shape of the inner lead to be filled up with the etch-resistant layer 1180, it is further etched in the following secondary etching process. The etch-resistant layer 1180 also enhances the mechanical strength of the lead frame blank for the second etching process, thereby enabling the second etching process to be conducted while keeping a high accuracy. It is possible to enable a second etchant solution to be sprayed at an increased spraying pressure, for example, 2.5 kg or above, in the secondary etching process. The increased spraying pressure promotes the progress of etching in direction of the thickness of the lead frame blank in the secondary etching process. Then, the lead frame blank

In this case, the etch-resistant layer 1180 is completely removed from the both sides of the lead frame blank toward the center. Thus, the lead frame blank (resist pattern) is arranged in the same way as the lead frame blank in this embodiment. The thickness of the first etching resist layer 1180B) is determined so as to be

surfaces 131Aa of the tips of the inner leads as shown in FIG. 1, are flushed with one surfaces of remaining portions of the inner leads having the same thickness with the lead frame while being opposed to the second surfaces 131Ab, and the third and fourth surfaces are formed to have a concave shape which is depressed toward the inside of the inner leads. Where a semiconductor chip is mounted on the second surfaces 131Ab of the inner leads by means of bumps for an electrical connection therebetween, as in a semiconductor device according to a third embodiment as will be described hereinafter, an increased tolerance for the connection by bumps is obtained when the second surface 131Ab has a concave shape depressed toward the inside of the inner lead. To this end, an etching method shown in FIG. 12 is adopted in this case. The etching method shown in FIG. 12 is the same as that of FIG. 11 in association with its primary etching process. After completion of the primary etching process, the etching method is conducted in a manner different from that of the etching method of FIG. 11 in that the second etching process is conducted at the side of the first recesses 1150 after filling up the second recesses 1160 by the etch-resist layer 1180, thereby completely perforating the second recesses 1160. At this time, by implementing the primary etching process, etching at the side of the second openings 1140 is performed in a

sufficient manner. The cross section of each inner lead, including its tip, formed in accordance with the etching method of FIG. 12, has a concave shape depressed toward the inside of the inner lead at the second surface 131AB, as shown in FIG. 6(b).

The etching method in which the etching process is conducted at two separate steps, respectively, as in that of FIGs. 11 and 12, is generally called a "two-step etching method". This etching method is advantageous in that a desired fineness can be obtained. The etching method used to fabricate the lead frame 130A of the first embodiment shown in FIG. 9 involves the two-step etching method and the method for forming a desired shape of each lead frame portion while reducing the thickness of each pattern formed. In particular, the etching method makes it possible to achieve a desired fineness. In accordance with the method illustrated in FIGs. 11 and 12, the fineness of the tip of each inner lead 131A formed by this method is dependent on the shape of the second recesses 1160 and the thickness t of the inner lead tip which is finally obtained. For example, where the blank has a thickness t reduced to 50 μm , the inner leads can have a fineness corresponding to a lead width W_1 of 100 μm and a tip pitch p of 0.15 mm, as shown in FIG. 11(e). In the case of using a small blank thickness t of about 30 μm and a lead

width W_1 of 70 μm , it is possible to form inner leads having a fineness corresponding to an inner lead pitch p of 0.12 μm . Of course, it may be possible to form inner leads having a further reduced tip pitch by adjusting the blank thickness t and the lead width W_1 . That is to say, an inner lead tip pitch p up to 0.08 μm , a blank thickness up to 25 μm , and a lead width W_1 up to 40 μm can be obtained.

In the case where twisting of the inner leads does not occur in the fabricating process, as in the case where the inner leads are short in their length, a lead frame illustrated in FIG. 9(a) can be directly obtained. However, where the inner leads are long in length as compared to those of the first embodiment, the inner leads have tendency for the generation of twisting. Thus, in this case, the lead frame is obtained by etching in a state where the tips of the inner leads are bound to each other by a connecting member 131B as shown in FIG. 9(c)(1). Then, the connecting member 131B which is not necessary for the fabrication of a semiconductor package is cut off by means of a press to obtain a lead frame shaped as shown in FIG. 9(a).

Moreover, as described above, where unnecessary portions in a structure shown in FIG. 9(c)(1) are cut to obtain the lead frame having the contour shown in FIG.

9(a), a reinforcing tape 160 (a polyimide tape is generally used, as shown in FIG. 9(c)(a)). While the connecting member 131B is cut off by means of a press to obtain the contour shown in FIG. 9(c)(b), a semiconductor device is mounted on the lead frame still having the reinforcing tape attached thereto. Also, the mounted semiconductor device is encapsulated with a resin in a condition where the lead frame still has the tape. The line E11-E12 illustrates a cut portion.

10 The tip of the inner lead 131 of the lead frame used in the semiconductor device of this first embodiment has a cross-sectional shape as shown in FIG. 13(1)(a). The tip 131A has an etched flat surface (second surface) 131AB which is substantially flat and therefore has a width W1 slightly greater than the width W2 of an opposite surface. The widths W1 and W2 (about 1000 μ m) are more than the width W at the central portion of the tips when viewed in the direction of the inner lead thickness. Thus, the tip of the inner lead has a cross-sectional shape having opposite wide surfaces. To this end, although either of the opposite surfaces of the tip 131A can be easily electrically connected to a semiconductor device (not shown) by a wire 120A or 120B, this embodiment illustrates the use of the etched flat surface for wire-bonding as shown in FIG. 13(D)(a). In FIG. 13, a reference numeral

131Ab depicts an etched flat surface, 131Aa a surface of a lead frame blank, and 121A and 121B, respectively, a plated portion. In the case of FIG. 13(B)(a), there has particularly excellent in wire-bonding property, because the etched flat surface does not have roughness. FIG. 13(1) shows that the tip 1331B of the inner lead of the lead frame fabricated according to the process illustrated in FIG. 14 is wire-bonded to a semiconductor device. In this case, however, both the opposite surfaces of the tip 1331B of the inner lead are flat, but have a width smaller than that in a direction of the inner lead thickness. In addition to this, as both the opposite surfaces of the tip 1331B is formed of surfaces of the lead frame blank, these surfaces have an inferior wire-bonding property as compared to that of the etched flat surface of this first embodiment. FIG. 13(2) shows that the inner lead tip 1331C or 1331D, obtained by thinning in its thickness by a means of a press (coining) and then by etching, is wire-bonded to a semiconductor device (not shown). In this case, however, a pressed surface of the inner lead tip is not flat as shown FIG. 13(2). Thus, the wire-bonding on either of the opposite surfaces as shown in FIG. 13(2)(a) or FIG. 13(2)(b) often results in an insufficient wire-bonding stability and a problematic quality. The drawing reference numeral 1331Ab represents a coining surface.

A modified example of the resin-encapsulated semiconductor device in accordance with the first embodiment of the present invention will be described hereinafter. FIGS. 3(a) through 3(e) are cross-sectional views of the modified example of the resin-encapsulated semiconductor device in accordance with the first embodiment of the present invention. The semiconductor device of the modified example as shown in FIG. 3(a), is different from that of the first embodiment in that a position of the die pad 135 is changed, that is, the die pad 135 is exposed to the outside. By the fact that the die pad 135 is exposed to the outside, the heat dissipation property is improved as compared to the first embodiment. Also, in the semiconductor device of the modified example as shown in FIG. 3(b), because the die pad 135 is exposed to the outside, the heat dissipation property is improved as compared to the first embodiment. Unlike the first embodiment or the modified example as shown in FIG. 3(a), in the present modified example as shown in FIG. 3(b), because a direction of the semiconductor device 110 is changed, the first surfaces of the lead frame are established as the wire bonding surfaces. The modified examples as shown in FIGS. 3(c), 3(d) and 3(e), illustrate semiconductor devices which are obtained by modifying the semiconductor devices of the first embodiment, the modified

example as shown in FIG. 3(a) and the modified example as shown in FIG. 3(b), wherein the semi-spherical solders are not used, and instead, the top surfaces of the terminal columns are directly used as the terminal portions, whereby an entire manufacturing procedure can be simplified.

Next, a resin-encapsulated semiconductor device in accordance with a second embodiment of the present invention will be described. FIG. 4(a) is a cross-sectional view of the resin-encapsulated semiconductor device in accordance with the second embodiment of the present invention, FIG. 4(b) is a cross-sectional view illustrating inner leads, taken along the line A3-A4 of FIG. 4(a), and FIG. 4(c) is a cross-sectional view illustrating a terminal column, taken along the line B3-B4 of FIG. 4(a). Because an outer appearance of the semiconductor device of the second embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 3, the drawing reference numeral 200 represents a semiconductor device, 210 a semiconductor chip, 211 electrodes (pads), 220 wires, 230 a lead frame, 231 inner leads, 231Ab a second surface, 231Ac a third surface, 231Ad a fourth surface, 233 terminal columns, 233A terminal portions, 233B side surfaces, 233S top surfaces, 240 a resin encapsulate, and 270 a reinforcing fastener tape. In the semiconductor device of

this second embodiment, the lead frame 230 does not have a die pad, the semiconductor chip 210 is fastened to the inner leads 231 by the reinforcing fastener tape 270, and the semiconductor chip 210 is electrically connected at its 5 electrodes (pads) 211 to the second surfaces 231ab of the inner leads 231 by wires 220. Also, in the case of this second embodiment, similarly to the first embodiment, the electrical connection between the resin-encapsulated 10 semiconductor device 200 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 200 via the terminal portions 233A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 233A located 15 on the top surfaces 233S of the terminal columns 233, respectively.

In addition, the semiconductor device of this second embodiment does not have a die pad as shown in FIGs. 10(a) and 10(b). The manufacturing method of the semiconductor device of this embodiment using the lead frame 230A which 20 is shaped by the etching process is substantially the same as that of the first embodiment except that, while in the case of the first embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip is fastened to the inner 25 leads, in the case of the second embodiment, the wire

bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip 210 is fastened together with the inner leads 231 by the reinforcing fastener tape 270. Also, the cutting process 5 for the unnecessary portions and the terminal portion forming process after resin encapsulating process are implemented in the same way as the first embodiment. The lead frame 230 as shown in FIG. 10(a) is obtained in the same manner by which the lead frame 130A as shown in FIG. 10. 9(a) is obtained. In other words, by cutting the resultant structure obtained after etching the structure as shown in FIG. 10(c)(1), the contour as shown in FIG. 10(a) is obtained. At this time, the conventional reinforcing fastener tape 260 (the polyimide tape) as shown in FIG. 15 10(c)(D), which performs a reinforcing function is used.

FIG. 5(a) through 5(c) are cross-sectional views illustrating modified examples of the semiconductor device of the second embodiment. The semiconductor device as shown in FIG. 5(a) is different from the semiconductor device of the second embodiment, in that the surface of the semiconductor chip thereof which has the electrodes is directed downward. The modified examples as shown in FIGs. 20 5(b) and 5(c), illustrate semiconductor devices which are obtained by modifying the semiconductor devices of the second embodiment and the modified example as shown in FIG. 25

5(a), wherein the semi-spherical solders are not used, and instead, the top surfaces of the terminal columns are directly used as the terminal portions. In these examples, because a protective frame is not used and the side surfaces 333B of the terminal columns 333 are exposed to the outside, a checking operation by a test, etc. can be easily performed.

Hereinafter, a resin-encapsulated semiconductor device in accordance with a third embodiment of the present invention will be described. FIG. 6(a) is a cross-sectional view of the resin-encapsulated semiconductor device of the third embodiment, FIG. 6(b) is a cross-sectional view illustrating inner leads, taken along the line A5-A6 of FIG. 6(a), and FIG. 6(c) is a cross-sectional view illustrating a terminal column, taken along the line B5-B6 of FIG. 6(b). Because an outer appearance of the semiconductor device of the this third embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 6, the drawing reference numeral 300 represents a semiconductor device, 310 a semiconductor chip, 312 bumps, 330 a lead frame, 331 inner leads, 331Aa a first surface, 331Ab a second surface, 331Ac a third surface, 331Ad a fourth surface, 333 terminal columns, 333A terminal portions, 333B side surfaces, 333S top surfaces, 340 a resin encapsulate, and 350 a

reinforcing fastener tape. In the semiconductor device of this third embodiment, the semiconductor chip 310 is fastened to the second surfaces 331Ab of the inner leads 331 by the bumps 311 thereby to be electrically connected to the second surfaces 331Ab. The lead frame 330 has a contour as shown in FIGS. 10(a) and 10(b), which is formed by the etching process of FIG. 11. As shown in FIG. 13(1)(b), both widths W1A and W2A (about 100 μ m) at top and bottom ends of the inner leads 331 are larger than a width WA at a center portion in a thickness-wise direction. Due to the fact that the second surfaces 331Ab of the inner leads 331 is depressed toward the inside of the inner leads and the first surfaces 331Aa are flat, a desired fineness can be obtained. Also, when the second surfaces 331Ab of the inner leads 331 are electrically connected to the semiconductor chip via bumps, easy connection can be accomplished as shown in FIG. 13(□)(b). Further, in the case of this third embodiment, as in the case of the first and second embodiments, the electrical connection between the resin-encapsulated semiconductor device 300 of this embodiment and an external circuit is achieved by mounting the resin-encapsulated semiconductor device 300 via the terminal portions 333A each being made of a semi-spherical solder, on a printed circuit substrate, with the terminal portions 333A located on the top surfaces of the terminal

columns 333, respectively.

In addition, unlike the semiconductor device of the first embodiment, the semiconductor device of this third embodiment uses a lead frame which is shaped by the etching process as shown in FIG. 12. However, the manufacturing method of the semiconductor device of this embodiment is substantially the same as that of the first embodiment except that, while in the case of the first embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip is fastened to the inner leads, in the case of this third embodiment, the wire bonding process and resin encapsulating process are performed in a state wherein the semiconductor chip 310 is fastened to the inner leads 331 via the bumps. Also, the cutting process for the unnecessary portions and the terminal portion forming process after resin encapsulating process are implemented in the same way as the first embodiment.

FIG. 6(d) is a cross-sectional view illustrating a modified example of the semiconductor device in accordance with the third embodiment of the present invention. In the modified example of the semiconductor device as shown in FIG. 6(d), the terminal portions each comprising the semi-spherical solder are not provided, and the top surfaces of the terminal columns are directly used as the terminal

portions. Because the protective frame is not used and the side surfaces 333B of the terminal columns 333 are exposed to the outside, a checking operation by a test, etc. can be easily performed.

5 Hereinafter, a resin-encapsulated semiconductor device in accordance with a fourth embodiment of the present invention will be described. FIG. 7(a) is a cross-sectional view of the resin-encapsulated semiconductor device of the fourth embodiment, FIG. 7(b) is a cross-
10 sectional view illustrating inner leads, taken along the line A7-A8 of FIG. 7(a), and FIG. 7(c) is a cross-sectional view illustrating a terminal column, taken along the line B7-B8 of FIG. 7(b). Because an outer appearance of the semiconductor device of this fourth embodiment is substantially the same as that of the first embodiment, it is not illustrated in the drawings. In FIG. 7, the drawing reference numeral 400 represents a semiconductor device, 410 a semiconductor chip, 411 pads, 430 a-lead frame, 431 inner leads, 431Aa a first surface, 431Ab a second surface, 15 431Ac a third surface, 431Ad a fourth surface, 433 terminal columns, 433A terminal portions, 433B side surfaces, 433S top surfaces, 440 a resin encapsulate, and 470 insulating adhesive. In the semiconductor device of this fourth embodiment, one surface of the semiconductor chip 410 on
20 25 which the pads 411 are disposed is fastened to the second

surfaces 431Ab of the inner leads 431 by the insulating adhesive 470, and the pads 411 and the first surfaces 5 of the inner leads 431 are electrically connected with other by wires 420. The semiconductor device of fourth embodiment uses the same lead frame which is used in the third embodiment, which has the contour as shown in FIG. 10(a) and 10(b). Also, in the case of this embodiment, as in the case of the first and second embodiments, the electrical connection between the res 10 encapsulated semiconductor device 400 of this embodiment and an external circuit is achieved by mounting the res encapsulated semiconductor device 400 via the terminal portions 433A each being made of a semi-spherical solder on a printed circuit substrate, with the terminal portion 15 433A located on the top surfaces of the terminal column 433, respectively.

FIG. 7(d) is a cross-sectional view illustrating modified example of the semiconductor device in accordance with the fourth embodiment of the present invention. In the modified example of the semiconductor device as shown in FIG. 7(d), the terminal portions each comprising the semi-spherical solder are not provided, and the top surfaces of the terminal columns are directly used as the terminal portions. Because the protective frame is not used and the side surfaces 433B of the terminal columns 25 433

are exposed to the outside, a checking operation by a test, etc. can be easily performed.

(EFFECTS OF THE INVENTION)

5 The present invention provides a resin-encapsulated semiconductor device employing the above-mentioned lead frame, which is capable of meeting a demand for the increased terminal number. Furthermore, the resin-encapsulated semiconductor device in accordance with this
10 invention does not require a process of cutting or bending the dam bars as in the case of using a lead frame having outer leads as shown in FIG. 13(b). As a result of this, the resin-encapsulated semiconductor device does not have a problem in that the outer leads are bent, or a problem
15 associated with coplanarity. In addition to these advantages, the resin-encapsulated semiconductor device has a shortened interconnection length as compared to the QTP or the BGA, whereby the semiconductor device can be reduced in a parasitic capacity, and shortened in a transfer delay
20 time.

59:543 v1

(11) ପର୍ମାଣମାନ (୧୯)

公开特許公報

110 韓非子

每開平 9 - 8 2 0 5

(1) 公司 E ESS E (1957) 8-10

(S) INT. CL.
NOIL 23/50

藏文大藏经

F 1
AOIL 23/30

正義元年

13/13

13/13

— 5 —

(11) 出口書寫

四四三一 - 170499

(11) 北京人 000002882

大英圖書館藏

三才圖會

年鑑 7 年 (1995) 6 月 14 日

RESEARCH
TEMBERLINE

(12) 898 山9 8-

四庫全書

大田农学研究会

卷之三

五五民樂社

大白文印集

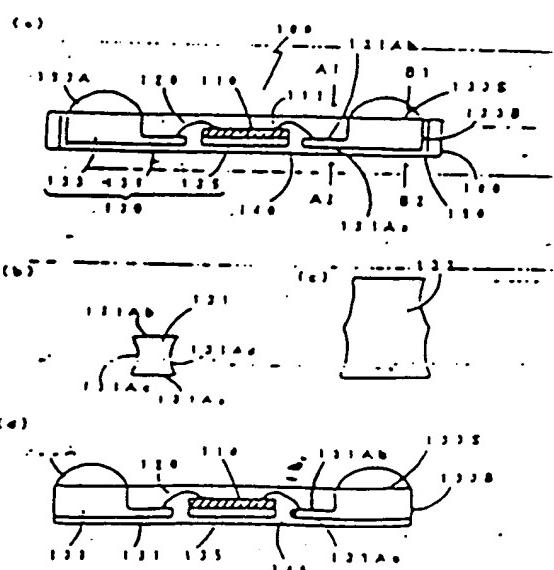
(11) 代客人 天皇士 小百 遊興

(34) (児男の名前) 欧乃村止乃平道年五郎

(57) (正月) (四五)

〔目的〕 多元化戦略における、且つ、アフターリードの位置づけや平坦化の問題にも対応できるよう方針を立てることとする。

(底版) 一概的に區別したリードフレーム部分と同じ
年その内蔵回路と構成するための比類の電子部は133と
を有し、且つ、電子部はインナーリードの外側面において
インナーリードに対して好み方角に位置して設けられ
ており、電子部の外側面に半導体からなる電子部を設
け、電子部を引出用脚部から露出させ、電子部の外側
面の凹部を引出用脚部から露出させており、インナーリードに、武藤尼次が馬力尾て第1回A1A8、第2
回A9、第3回A1c、第4回A10の4回を実しておう。
かつて1回にリードフレーム部分と同じ底板との部分
の一方の面と同一面上にあって第2回に向をきってお
り、第3回、第4回にインナーリードの内側に向かって
せんだん尾はにをれもれていら。



（本邦の歴史）

(図式写1) 2枚ニッティング加工によりインナーリードの厚さがリードフレームミクロンの厚さよりも常に大きいために、リードフレームを冷いたままで裏面であるインナーリードと、メインナーリードとに一層間に差し込んだリードフレームミクロンと同じ厚さの内部構造と形成するための端子の露出部とを有し、且つ、該子母にインナーリードの外周部においてインナーリードに対して左右方向に凹欠して設けられており、該子母の先端部に半円形からなる突起部を有し、該突起部を対止用指板から露出させており、インナーリードは、該突起部が4枚あるて第1正、第2正、第3正、第4面の4面を有しており、かつ第1面はリードフレーム素材と同じ厚さの他の部分の一方の面と同一平面上にあって第2面に向を有しており、第3面、第4面はインナーリードの内側に向かって凹んだ形状に形成されていふことを特徴とする半対止用ニッティング部。

〔図ズタ2〕 2枚ニッティング底工によりインナーリードの底とがリードフレームニスの底を上りし所間に力を加工されたリードフレームを用いた複数枚底であつて、前記リードフレームは、リードフレーム素材よりも内側のインナーリードと、該インナーリードに一本的に連結したリードフレーム素材とはじはその内部面と接するための底の底子Eとをすし、且つ、底子Eにはインナーリードの力筋側においてインナーリードに沿して四方に交叉して抜けられており、底子Eの元底の一筋をれ止用ねじ孔から穿出させて底子Eとし、底子Eの外側面の斜面をれ止用ねじ孔から穿出させており、インナーリード上に直角面Eはがれ万字で第1面、第2面、第3面、第4面の4面を有しており、かつ第1面にリードフレーム素材と同じ底子その他の部分の一方の面と同一面上にあって第2面に向をきつており、第3面、第4面はインナーリードの内側に向かって凹んだ底子にあらざれでいることを各面とする底子Eれ止用ねじ孔底面。

(はすゆ3) 既存店しないじゆにおいて、半数は子
にインナーリード間に在り、また既存店の多くは既存
・ クライアントにインナーリードとなるために用意されているこ
とを背景とする既存店に対する半数は

(はゞ風4) ナヌカのにおいて、リードフレームにダイパッドを設けており、半導体電子がダイパッド上に蓄積され、蓄えられていることを両面とする電荷が止まります。

(スヌーカー)　試合場所において、リードフレームはダイバッドを外ならないもので、キモチ等子にインナーリードとともに両側固定用テープにより固定されていることを片側と下うねり側に示す。

(昭和61) 3月16日 木曜日 晴天

13年版体文字の二段目側の正をインナーリードの第2正

に施設内をヨガにより整えられており、日本は既存のヨガ界はワイヤーによりインテリードのヨガなどと競争に苦戦していることを踏まえとする本は創造性を發揮。

(エコノミー) エコノミーにおいて、エコノミー車にパンプによりインテーリードの販売年に因るおそれな
るにインテーリードとは同じしていることを示すとすると
本件は生産性を有する。

(足跡の記録を追跡)

(0001)

(星云とののがれ日記) エヌ例に、エヌはなほの多ニニヒ
に対応でき、且つ、アワターリードの区画ズレ(スニニ
ー)やアワターリードの多性(コブラテリティー)の
形でしかできない。リードフレームを用いた音階記述
をエヌはなほに因する。

(0002)

(反応の区域) 反応より早いからいろいろ整理区分型のものはなく(テラステックリードフレームパッケージ)は、一回に図15-1(a)に示すかうような構造があり、モジュール: 15-1を右端とダイパッド15-110、左側の区域との間で比較を行なうためのアフターリード式15-13。アフターリード式15-13に一区となつたインナーリード式15-12、はインナーリード式15-12の先端部とモジュール15-20の最バッド15-21とモニタスルに表示するためのワイヤ15-30、半導体モジュール15-20を封止してあるからの電力、周波数からやる所で15-40がからなつており、モジュール15-20をリードフレームのダイパッド15-11式等に接続した後、モジュール15-40により封止してパッケージとしたもので、モジュール15-20の最バッド15-21にかたてら出のインナーリード15-12を必要とするものであつて、そして、このような反応区分型のモジュールの見方として用いらる(直層)リードフレームは、一回には図15-1(b)に示すかうな構造のもので、モジュールを右端すらためのダイパッド15-11と、ダイパッド15-11の最左に付けられたモジュールモードと表示すらためのインナーリード15-12、はインナーリード15-12を封止して各モジュールの電流を行なうためのアフターリード

1513). 斧刀が止まらぬのダメとなるダムバー-15--
 4. リードフレーム1510全体を支持するフレーム
 12-1515等を備えており、逆元、コバルト、4
 古金(42ニッケル-ニッケル)、丸形金具のような
 金具に塗られた金具を用い、ブリスをなししくはエッテン
 法により取扱されていた。图、图15(b)、(c)
 、图15(d)、(e)に示すリードフレームは主回路の
 1-F2に付ける基板である。

00031 このようなリードフレームを採用した場合
止きの本数は2ス（プラスチックリードフレームバッ
ージ）においてし、電子部品の尺寸を小形化するこ
とを主の本意象にはい、小形化かつコストの

リード元素のエッチングによる効果を理解しておき、これが原因とされていた。

(0004) しかしながら、近々、まだドセミニヨウにては、小パッケージでに、なほ電子であらインテーグレードのピッチが0.165mmピッチを見て、既にC-5-0.13mmピッチまでの組合せができますと、エッティング加工において、リード凹凸のままでなくした場合には、アセンブリ工法はアコニクスといふ工程におけるアフターリードの除去工程が苦しいといふから、またリード凹凸の底面を磨いてエッティングをこを行なう方法にし相場が出てきた。

000051 これに反応する方性として、アカマツリの
の発生も見出したまま対応を行う方性で、インテー-
ード成分をハーフニッティングもしくはプレスにより組
してニッティング加工を行う方性が既定されていと、し
し、プレスにより用いてエッティング加工を起こさう
きには、4工場においての月量が不足する(例えば、
ミッドニリアの月量)。ボンテンシートモールテンシ
メントのクラムプに必要なインテー-リードのニ量は、アモ
ルガム量ではない。合成を2段行なわなければならな
ず合成工場が複数になら、合成部が多くある。そし
インテー-リード成分をハーフニッティングにより組く
てエッティング加工を行う方性の場合はにも、合成を2段
に分かなければならず、建設工事が複数にならうといふ一
度あり、いずれも実用化には、まだ至っていないのが
である。

が最もじょうとすらは量に二万一千キロメートルの多
化にはいインテーリードビッテが近くなるふ。上記
はモスクスラロに、アフターリードの位置マレ（ス
ク）やニ生た（コブラナリティー）の位置マレが大
きとなってきた。本現地は、このようなば氏のも
多子化にかぶて、是つ、アフターリードの位置
(スク) やニ生た（コブラナリティー）の位置
がでできる年は位置をしにうとするもので

は完成度の高さと、またR規の耐荷性止み等で
は、2段エッティング加工によりインナーリードの
リードフレームとのほどよりし荷重に耐えられ
リードフレームを用いた半導体基板であって、内
部構造が一層複雑化され、リードフレームが六方向に
リードと、該インナーリードに一端的に差し込
ドフレームとだと同じ様その内蔵規格と併用する
EIA規の規格ともし、且つ、電子部品インナー
の内蔵規格においてインナーリードに対して四ニ万
点して述べられており、電子部品の元規格に電子部
品ニ子規をかけ、電子規を非止風量規格から非ニ
ニ子規の内蔵規格の内蔵規格を非止風量規格から出さ
り、インナーリードは、該規格が四ニ万点で算出

西、ス2面、ス3面、ス4面の4面を有しており、かつ
ス1面にリードフレームミクと同じ形状の他の部分の一
方の面と同一平面上にあってス2面に向かっており、
ス3面、ス4面にインナーリードの内側に向かって凹ん
だ部分にあたされていることを示すとするものであら
。また、この構造の左端部にはス2面が存在する。ス1面エッテン
グ加工によりインテリードの底面がリードフレームミ
クの底面よりも下方に加工されたリードフレームを示
すいたる点が本件であつて、ス2面リードフレームに、リ
ードフレーム底面よりも下方のインナーリードと、サイ
ンテリードに一括りに示すしたリードフレームミクと
同じ形状の内側部と形成するための底面の底面とを
示し、且つ、コテ点はインナーリードの内側面において
インナーリードに対して好み方向に直交して抜けられて
おり、ス2面の元ス1面の一部を外用端部から露出させ
てス2面とし、コテ点のか底面の内側を外用端部から
露出させており、インナーリードは、底面底面が4万
度±3度、ス2面、ス3面、ス4面の4面を有してお
り、かつス1面にリードフレームミクと同じく...
本件の一方の面と同一平面上にあってス2面に向かっ
ており、ス2面、ス3面にインナーリードの内側に向か
って凹んだ部分にあたされていることを示すとするもの
である。そして、上記において、ニコ体ニ子に、インテ
リード内側にはニ子...ニ子ニ子ニ子のニ子ニ子(パッ...
ド)にワイヤにてインナーリードと電気的に接続されて
いることを示すとするものである。また、リードフレ
ームはダイパッドを示し、ニコ体ニ子にダイパッド上に
在り、固定されていることを示すとするものであり、ニ
コ体ニ子はインナーリードとともに基板接合テー
プにより固定されていることを示すとするものであ
る。また、上記において、ニコ体ニ子は、ニコ体ニ子の
導通路(パッド)の底面をインナーリードの底面に沿
せば接合部により固定されており、ニコ体ニ子の導通
路(パッド)はワイヤによりインナーリードと、こ
そ電気的に接続されていることを示すとするものである。
また、上記において、ニコ体ニ子は、パンプにニコイン
ナーリードのス2面に固定され、電気的にインナーリー
ドと接続していることを示すとするものである。上
記において、コテ点の元ス1面にモルタルならニコ体を
設け、ス2面モルタル部から露出させておき、ニコ
体からならニコ体部はモルタル部から露出したものが一
筋めであろうが、必ずしも露出する必要はない。また、ニ
コ体のか底面の導通路をモルタル部から露出させて、
そのニコ体部の露出部をモルタル部から露出させて、
それで足元をモルタルを介してはモルタルで覆ってしまい。
(0008)

50

(日本) 本発明の本件が止歎キニ子ニ子に、上記のよう
に構成することにより、リードフレームを示したを示す
止歎キニ子ニ子において、多孔化が示すとき、且つ、
底面の図1-(d)に示すモルタル部から露出した
場合のように、アフターリードのオーミングニ子を示
さないため、これらの工段に屈居して発生していこ
アフターリードのスニーカーの尼ヤアフターリードのニ
子は(コープラナリティー)のニ子を全く示すことが
できる。ニ子ニ子の構成を可能とするものである。すし
くは、2段エッティング加工によりインナーリードの底面
がニ子ニ子よりも底面に外用端部から露出させ
てス2面とし、ニコ体ニ子の内側を外用端部から
露出させており、インナーリードは、底面底面が4万
度±3度、ス2面、ス3面、ス4面の4面を有してお
り、かつス1面にリードフレームミクと同じく...
本件の一方の面と同一平面上にあってス2面に向かっ
ており、ス2面、ス3面にインナーリードの内側に向か
って凹んだ部分にあたされていることを示すとするもの
である。そして、上記において、ニコ体ニ子に、インテ
リード内側にはニ子...ニ子ニ子ニ子のニ子ニ子(パッ...
ド)にワイヤにてインナーリードと電気的に接続されて
いることを示すとするものである。また、リードフレ
ームはダイパッドを示し、ニコ体ニ子にダイパッド上に
在り、固定されていることを示すとするものであり、ニ
コ体ニ子はインナーリードとともに基板接合テー
プにより固定されていることを示すとするものであ
る。また、上記において、ニコ体ニ子は、ニコ体ニ子の
導通路(パッド)の底面をインナーリードの底面に沿
せば接合部により固定されており、ニコ体ニ子の導通
路(パッド)はワイヤによりインナーリードと、こ
そ電気的に接続されていることを示すとするものである。
また、上記において、ニコ体ニ子は、パンプにニコイン
ナーリードのス2面に固定され、電気的にインナーリー
ドと接続していることを示すとするものである。上
記において、コテ点の元ス1面にモルタルならニコ体を
設け、ス2面モルタル部から露出させておき、ニコ
体からならニコ体部はモルタル部から露出したものが一
筋めであろうが、必ずしも露出する必要はない。また、ニ
コ体のか底面の導通路をモルタル部から露出させて、
そのニコ体部の露出部をモルタル部から露出させて、
それで足元をモルタルを介してはモルタルで覆ってしまい。
(0009)

(元老院) 本件が止歎キニ子ニ子の底面を示す
に示すとおりである。元す、大底面1の底面モルタル部
を図1-A1に示すモルタル部を示す。且1-(a)に示す
A1の底面モルタル部は底面の底面図であり、図1
(b)に図1-(c)のA1-A2におけるインナーリー
ドの底面図で、且1-(c)に図1-(a)のB1-B2
におけるニコ体ニ子の底面図で、且2-(a)に大底面1の
モルタル部ニコ体ニ子の底面図であり、且2-(b)にニ
子の底面図を、且2-(c)に下面図を示している。且1
-B2-a、1-00にニコ体ニ子、1-10にニコ体ニ子(パッ...
ド)にモルタル(パッド)、1-20にワイヤ、1-30にリ
ードフレーム、1-31にインナーリード、1-31A1に
ス2面、1-31A1にス2面、1-31A2にス3面、1
-31A3にス4面、1-32にステモルタル、1-33A1に底面
面、1-33B1に底面、1-33S1はモルタル、1-35はダイ
パッド、1-40はモルタルである。大底面1の底面
モルタル部は底面に示すように、図1-(a)に示すよう
に、ニコ体ニ子1-10は、インナーリード間に位置する
とし、ニコ体ニ子は、且1-(c)でニコ体ニ子1-10の
モルタル(パッド)1-11を上にして、ニコ体ニ子1-10
のモルタル(パッド)1-11にモルタル(パッド)1-12と接合して
モルタル(パッド)1-12上にモルタル(パッド)1-13と接合してお
り、モルタル(パッド)1-13にインナーリード1-31の
ス2面1-31A1とス2面1-31A2にてワイヤ1-20により、電気的に接
続されている。ニコ体ニ子のニ子にはス2面1-31A2とス2面1-31A3を介
してプリント基板等へ接続されることにより行われる。
且1-(a)、大底面1のニコ体ニ子に示すとおり、ニコ体ニ子

180を並げる必要はなく、図1(d)に示すような180を並べない風波のままで良い。

[00101] 天然氣のニコタニウム100に亜鉛のサ
ンドフレーム130は、42×ニッケル-銅合金をニスと
したじので、そして、図9(a)に示すような仕様をし
た。エッチングによりかねて加工されたリードフレーム1
30Aを用いたものであり、毎テロリ133面がややの
部分の厚さより薄くして加工されたインナーリード部13
1をもつ。ダムバー136は常に停止する際のダムとな
る。且、図9(b)に示すような仕様をもした。エッチン
グによりかねて加工されたリードフレーム130Aを、エ
天然氣においては用いたが、インナーリード部131と
外ビレット132及びは表面的に不整なものであるから、
特にこの仕様に反対はされない。インナーリード部13
1の厚さには4.0μm、インナーリード部131以外の
厚さには0.15mmでリードフレーム裏側の基板の
厚さである。インナーリード部131以外の厚さには0.
5mmに限らず天に近い0.125mm~0.50mm
程度でも良い。また、インナーリードビンチは0.12
mmと長いピンチで、ニスは厚度の多様化に耐え得て
るものとしている。インナーリード部131の第2面1
1Aは必ずはてワイドボンディングしない時はと
っており、図4(b)に示すように、第3面131A
~第4面13-1Aにインナーリード側へ凹んだ形
しており、第2面131Aは(ワイドボンディング
を強くして)多様的に扱いものとしている。

011) エヌ石内においては、インテリード10をさがびかでインテグレート10)並にミレガゼトライム、および9(イ)に示すような、インテグレート先端がそれを分離された先端のリードフレームシングル化にして用意し、ごく近い位置で二方にせばラテを形成しておおむね仕上げてある。インテリード10)が長く、インテリード10)1部にミンをあい場合には、図9(イ)に示す如きにニッケルコートすることに由来ないため、図9(イ)のようにインテリード先端部を遮断部131Bにていた位置にニッケルシングル化した後、インテリード基板を接着テープ160やアーマー

(1) 紙面にテープを160度回転し(図9(c))
(2) ついでプレスにて、モザイク版は紙の間に
千葉の透写紙を180度回転し、この位置でモザイク
をもどしてモザイク版を取出す。(図9(c))

(0012) 次に本支所内1の取扱い止場にて支所の
二四年度を終りに於いて次項に該する。先づ是
たるニッティング加工にてのれ加工された。其9(1)に
示すリードフレーム130Aモ、インテリード131
天端の第2柱131Aモが路8で上にならうようにして用
216(1)。

おいでよエニ子！ 10の二五九！！ 例の道を今まで
上にして、エニ子をダイバッド135以上に成る。

1996-1997 学年第一学期期中考试

はいて、這次の改正大蔵省は、これで田原改正を行つた後、不要なりードフレームと 130 の年数は、140 年へ改められて、いま税金をプロジェクトにて貯めし、ヨーロッパでは 130 を 140 とし、140 と 150 を元に、(168 (c))

9に示すリードフレームは、20Aのダブル-12モード用リードフレームで、172個の接点を備え、この接点は、リードフレームの背面の面に複数のミニEからなるモニタ部で構成してある。図9

いて、日本た180を頂點に190を介してまたその
元を違うように、左側全般に受けた。(8と(1))
日本た(20)に、三日月雲の属性のふと、青天
と云がはどうすることによりわざと左側と右側のねじ
らが入りこなは左側にクラックが入りをはしてし
ことがないようにするふに受けたものであろうが、必
し必ずとしない。また、威力によるれば左側の2
いて居うが、左側はテテ！ 10のティゴで、且つ、
ドアーベーナのテテの外側の壁が若干左側から引
こしたばかりで止した。

0131 本日のニセコを又に飛ばされリードラ
ンの出走方針をDF、因にそって決戦する。又11
時5分DFのボルトアズモウが先頭で走りだす
フレームの出走方針を放棄するなりの、インテーリ
エス2をハサウエー

モニタ画面に表示される工房名は、このモニタリードフレームモニタ画面である。図9のD1-D2頁の画面においては、モニタ画面であつて、1116にリードアヒーブス元、1117に1120日にレジストパターン、11130にスタートマークは第二の出口ルートLS0に第一の11160に第二の出口、11170に第三の出口、1118にモニタリング表示を示す。

ニッティング部底面をモード、アダ、42×ニッケ
ルからなり。四角が0.15mmのリードフレ
ームの表面にスケーリングガリガリモード
で底面カゼインレジントを塗布した後、底の

を聞いて、歴史家の第一の名口宣傳の
如きは、今も少しは残るが、主に
1120年に作成した。『通志』(つうし)
は元朝の書である。

CE 1110 に、はのエッチング加工において
レームニッケル 1110 をこの開口部からベタ位に
レームニッケルよりし戻す。おせすだらのもの
トの裏二のMORI 1110 に、インテーリー
あはをモスクうだらのものみてあら。第一のス--
10 は、シナクヒシードフレーム 1110 の
ド矢張只ハ直板をさむが、は工具にろい。

て、テーピングの工場や、リードフレームを出すところ
ランダム版で、ベタはにまとまれるかのように詰くなつた部分との隙間が出来になら場合があらるので、エンシティングを行なうエリアはインテリード元波の波形とか加工区分だけにせず大きめにどうぞが有る。ないで、板温57°C.
比高4.8ミリメートルの化成二重反応版を用いて、スプレーヒー
2.5kPaノズルにて、レジストパターンが形成され
リードフレームは1110の間に固定をエンシティングし、
ベタは(チモジ)にまとまれた第一の波長1150の部分
がリードフレーム直線の約2/3程度に達した時
エンシティングを止めた。(図11(0))

上文及1回目のエッティングにおいては、リードフレーム
及び1110の部品から同時にニッティングを行ったが、
必ずしも部品から同時にエッティングする必要はない。本
文所述のように、第1回目のエッティングにおいてリード
フレームヨリ1110の間にせから同時にエッティングする
理由は、部品からエッティングすることにより、RHT3
及2回目のニッティング時間を見てやうたので、レジスト
パターン9208頭からのみの部品エッティングの場合と
にべ、第1回目エッティングと第2回目エッティングのトータル時間がだよさへら、そこで、第一のMPC1130
側の部品された第一の部品1150Hにニッティングを充電
して180としての部エッティングなのあらホットメルト型
ラックス-(ブレインク元ニッキングの部ラックス、タヒ...
MR-WB6)を、ダイコータを用いて、せなし、ベタ
状(チモ)に充電された第一の部品1150にねり込
んだ。レジストパターン1120A上も充ニッティングを
充電1180に充電されたがとした。(P11
(c))

エッティング部底面 L118.0 メ、レジストパターン L12.0
D.0 上正に二重する必要はないが、スーの凹部 L15.0
をもむ一端にのみ二重することにこしらえに、R11.
(c) に示すように、スーの凹部 L15.0 とときに、スー¹
の外周部 L13.0 の底部にエッティング部底面 L118.0
を重した上、エヌ内部で重複したニンテンク部底面 L1.
0 は、アルカリなど他のフックスであるが、基本的に
エッティング時に形成があり、エッティング時にある段位の
位置のあるものが、特にしく、特に、上記フックスに
走査して U.V. 走査型のものこじらへてこのようにエ
ッティング部底面 L118.0 モインシーリード充電部の走査
を重するためのパターンが走査された範囲の左と右
スーの凹部 L15.0 が重なることにより、先述べた
ニンテンク時にスーの凹部 L15.0 が重なることでスーを
なうないこうにしていくとともに、不規則なニンテン
ク加工に加えての規則的な底面形状をしており、スプレ
モモく (2.5 ミクロン以上) とすることがで
これによりニンテンクが大きくなるに付随して
このは、異な空気のニンテンクを形成しやすく
に五とされたスーの凹部 L116.0 を充電部から
フレームラバ L117.0 をニンテンクし、充電部 L1.

インテリードエヌエス131Aを発表した。(G-1)

第1回目のニッティング体工にて作曲された。リードアンサンブルにて行なったニッティングを仄面ではECDであらが、この年もあし2年はインテーリード曲にへこんが出来てゐる。ないで、例外、ニッティング元年から20年の曲三レジストロ（レジストルパターン1120A-1120B）の曲三も無い。インテーリード元曲2133Aが2年後ECDされた曲9（4）に示すリードフレーム1120Aをもつた。ニッティング元年1120とレジストロ（レジストルパターン1120A、11280）の曲三に示すアーティクル木本にはにより書はれました。

(0014) 上記、題材は西洋史である。

では、本文之内に見いだら、インナーリード先は馬頭においたリードフレームをエッチング加工により削り下す方左で、逆に、図1に示す、インナーリードの右の第1区131Aとモード部以外の部分と同一に、第2区131ABとが内側させて反し、且つ、又西131AC、第4区131ACEをインナーリードの間に向かって並んだ元は下るニッティング加工工程である。被削り下す馬頭のモード部は左のようにパンプを立ててモードユニットをインナーリードの第2区131ABにし、インナーリードと本筋に接する馬頭に

図12は1.3-1.4-bセインチーリード軸に凹んだ先端を示した方がパンプ伝送の時の片断区が大きくなる。図12に示すニッティング加工方法が明らかれる。図13に示すエッティング加工方法は、図1回路のニッティング工事では、図11に示す方法と同じであるが、エッティング用工具1180モードの回路1160側に接続され、第一の凹部1150側から第二回路のニッティング用工具1150側へ通じて、工具1150から第一回路ニッティングにて、第二回路1140からのニッティング工具1150に通じて、工具1150に示すように、第二回路1140によって得られたリードフレームのインチーリード先端形状は、図6(b)に示すように、第二回路1140のインチーリード軸にへこんだ凹部となる。

1.51 向、上記図 1.1、1.12 に示すニッティング
部のこうに、エッティングを 2 部所にかけて行うエー
ク加工方法を、一括に 2 部エッティング加工方法を
ており、又はエ工にまたがる加工方法である。其見
いた図 1.4 に示す、リードフレーム L30A
においては、2 部ニッティング加工を行なった後、バッカ
モ工法ですることにより部分的にリードフレームを
くしながら左右を交互にすり下ろすなどと並行してばら
り、リードフレームニッティングを終くした部分において
は、又はなな工法でとるようにしてある。图 1.
12 に示す、上記の方法においては、インテリ-
スル L30A のあわせたエ工には、次の四部 L1.6
と、それにははられろインテリ-リード元底板の
に左右どちらのもので、例えば、底板も 50 μm

まで深くすると、図11(c)に示す。これはW1を1
0.0 μmとして、インテリード先端部ピッチを0.
1-5 mmまで拡大加工可能となる。直角に30.0 μm幅
まで深くし、平行にW1を7.0 μm幅まで深くすると、イ
ンテリード先端部ピッチを0.12のμm幅まで拡
大加工がでさうが、直角に、平行はW1のとり方次第で
はインテリード先端部ピッチに更に良いピッチまで
加工が可能となる。ちなみに、インテリード先端部ビ
ッヂを0.08 mm、ピッチ2.5 μmで半径が0.0 μm
左区間が可能である。

〔0016〕このようにエッチング加工にてリードフレームを作り下す時、インナーリードの長さが短い場合には、電気工場でインナーリードのヨレが発生しにくい場合には、図9（a）に示す底板のリードフレームエッチング加工ではあるが、インナーリードの長さが長い場合、インナーリードにヨレが発生しやすい場合には、図9（c）（イ）に示すように、インナーリード元底部から電気部131Bを抜け、インナーリード元底部に止まる位置にしておけばしたものを用て、これは底板面には不要量な電気部131Bをプレス等により削除して図9（a）に示す底板を用う。尚、前述のように、図9（c）（イ）に示すものを切断し、図9（d）に示す底板に下す場合には、図9（c）（d）に示すように、「日本...萬能のため萬能テープ1-6-0（ボリヤミドテープ）」を接着下す。図9（c）（d）の状態で、プレス等により電気部131Bを切削除去するが、これをまでは、テープをつけた底板のままで、リードフレームに底板を引いて、そのままで底板に止まる。ビードルードにて、切削部分を示すものである。

(0017) 本実験例1の手順と同様に用いられたリードフレームは、図13(イ)(a)に示すようになっており、ニッティングテクニクス131Aより外の44W1にはばね子で支持された3つの44W2より重きが大きくなっている。W1, W2(約1.00μm)。としこの部分の質量を方向のXの端W2よりさらに大きくなっている。このようにインリーリード先端部の質量はなくなった形態ではあるため、どうしたことか上に載せても車両は走行(回転せず)とインナーリード先端部131Aとクライアリード120A-120Bによる支点(ボンディング)がしないものとなっているが、走行方向の質量にはニッティング技術(図13(ロ)(オ))をボンディングしておらず、重さ1.31Aよりエンドレンジメントによる支点で、131Aよりリードフレーム三脚脚121A, 121Bのはりと当たる。ニッティングニッケルがフラビの無い面であらうたり、図13(ロ)の(a)の場合、外に荷重(ボンディング)はなが強めらる。图13(ハ)は蛇口にくに示す加工方法にてて作成されたリードフレームのインナーリード先端部1301Bとロードホールド(回転せず)との間に(ボンディング)を示したものであるが、この場合はインナーリード先端部1301Bと

の両面に平差ではあるが、この部分の平差方向は必ず
大きくなっている。また両面ともリードフレームを
用いる。底面（ボンディング）面には不規則な凹凸
チップで底面より高く、図13（二）に示す（ヒー
シング）によりインナーリード片は底面を内側化した後
シチング加工によりインナーリード片元位置（図13）と
10310を加工したものの、ニップルコテ（表示して
いる）の日本（ボンディング）を示したものであるが、こ
れはアレス底面が常に示すようになることになっていた。
10 たり、どちらの面も用いてモード（ボンディング）して
も、図11（二）の（a）、（b）に示すように底面
（ボンディング）の間に底面が低く&高めにもなる場合
たう起きが多い。例、10310Dはニイシング面であ
る

(0018) 次に支点内側の駆動部止型ニギヤクを支点の支点内側に挿げろ。図3-(d)～図3-(e)に、それぞれ、
にスス外側の駆動部止型ニギヤクを支点の支点内側の駆動部止型ニギヤクに
あら、図3-(f)に示す支点内側のミキサ部には、支点内
側のミキサ部とは、ダイバッド113Sの位置が異なる
もので、ダイバッド113Sが内側に位置している。タ
イバッド113Sが内側に位置していることにより、支
点内側に比べ、他の駆動部が嵌めている。図3-(g)
に示す支点のミキサ部は最も、ダイバッド113Sが内側
に位置しているものであり、支点内側に比べて他の駆
動部が嵌めている。スス外側や図3-(h)に示す支点内
側に、ミキサミキ1110の向きが異なり、ワイヤーポンデ
ィング箇所をリードフレームの裏面に向けている。図3
(i)～図3-(j)～図3-(k)～図3-(l)に示す支点内側に、モル
タルスス外側、図3-(m)に示す支点内側、図3-(n)に
示す支点内側において、ミキサのミキからなるミキサ部を置
けず、ミキサ部の面を强度接着剤として用いていうもので
あり、强度二重を施した構造となつている。

[0019] そこで、次第2の取扱止部は本装置、
を構成する、図4(a)に示す取扱止部は本装置、
の取扱部であり、図4(b)に示す(c)のA-A-
におけるインナーリード部の断面図で、図4(c)は
図4(a)のB-B-B'における電子部の断面図であ
る。且、次第2の半導体電極は本装置の内側に次第1と並び
同じとなるまでにはまじり、図3や、2-20(d)に示す様
に、2-10は半導体チップ、2-11は電極端子(ハッ
ド)、2-20はフィヤ、2-30はリードフレーム、2-3
1はインナーリード、2-32はスリット部16、2-33はスリット
部25、2-34A-Cは第1面、2-34A-Dは第4面、
2-33Dは電子部、2-33Aには半導体チップ、2-33Bに引
き、2-33Cは上表面、2-40は片止用端子、2-70は
半導体電極テープである。エズスル2の二層性を示す
には、リードフレーム2-30にダイバッドを持たないも
ので、チップロード2-10にインナーリード2-31とど
も半導体電極テープ2-70により固定されており、本
装置は、2-10、2-30、2-31、2-70、2-32、2-33、2-34
の各部から成る。

例にワイド220により、インテリード231の第2面231へひどく寄せられている。エヌヌ内2のはなし、実花内1のはなしと同様に、ニズキ23200とお隣田畠と、の寄り合的な関係は、モテE233の元年版に抜けられたモコボのニシカウラうす年版233SAを介してプリントされる西へ広がることにより行かれた。

〔0.0.2.1〕 SS (c) ~ SS (c) に、元元気との
區別を次の文で区別する所である。即ち
(c) に示す元の元気とは、元の元気の内を
SS (a) で、元の元気を示す所を示すとしている。
おなじくイニシエーションモードフレームの末尾に
付けて示す元の元気は、元の元気と見なす。即ち
(b) 、図 3 (c) に示す元の元気には、それぞれ
元の元気の元気とは、SS (a) に示す元の元気の
元の元気において、セミコロンの日からなる段階を示す
。即ち元の元気を直接モードとして用いていうものであ
。既往例がなく、モード 233 の例は 233 がモード
を示している。テヌス等での場合は他のチェックがしま
せばどうぞ。

(0.6-2.2) において、西戸内島の珊瑚礁は主に南北に
を走る。図6 (a) は大瀬戸門の珊瑚礁と南北に走る
島の珊瑚礁であり、図6 (b) は図6 (a) の A-S-A
6におけるインテリード島の珊瑚礁である。図6 (c) に
図6 (a) の S-S-B 6における五ヶ島の珊瑚礁である。
が、西戸内島の南北に走る島はシラカベ島とほぼ
同じとなる。図には示さない。図6-0、300は南北
走向、310は東西走向、312はパンプ、330は
リードフレーム、331はインテリード、331A
は東北走向、331ABは西北走向、331ACは東北走向
331Aにはスカラ、331Bにはスチロ、333Aには
テラ、333Bには御園、333Cには上田園、340は

は馬鹿だ。350に本使用テープである。これを元に
のモードは22においては、モードモード310に、パンテ
11によりインナーリードココ1のス2面331へと
固定され、そのためインナーリードココ1と隣接して
る、リードフレーム330に、区10(a)、区10
(b)に示すかたのもので、区11に示すニッサンゲル
によりがモードたものを示している。区13(イ)
トに示すように、インナーリードココ1が固定された
IA、W2A (J31004m) とこの2点の位置を
のW2Aよりも大きくなっている。また、イン
ナーリードココ1のス2面331へとインナーリード
側に向かって凹んだ形では、ス1区32: Aとが二
であることより、インナーリードの改良化に成功して
とともに、インナーリードココ1のス2面331へと
いて、モードモードとパンプにても同時に固定する口
、区13(c) (d) のように形状がしきいものに
いる。また、モードモードの形状も、元モード1やモード
の形状と同様に、モードモード100とかモードとの
的な形態に、モードモード100部に沿ってられたニッ
サンからなるモードモード100を介してプリントモ
ドヒビモードとともにこれらを構成する。

(0022) 大森内1のニキビは左側に、大森内1のヒビ
は左側の当さとに見たり。区12に示すニッチングにニ
クビが左側に見れたヒビスニームも見いたものがあら
が、ニキビを左側の左側方に見れば同じ工法である。
又なるべく、大森内1のニキビは左側の当さににはニキビは三
テモインテーリードに固定した状態でワイヤバンディング
を行ひ、左側止していうのにガレ・一本大森内1のニ
キビ左側の当さには、ニキビをテ310モインテーリー
ド331にバンプをかけて固定して左側に固定したス
テムで左側止していうのであら一トコノ左側止のゲン
スによろ不平豆分のものが、萬子のの左側に、大森内1の
ニキビ左側の当さと同じである。

(10024) 区6' (d) は、大石内門の年号は乙未の年で
丙寅と丙辰と丙午の年である。区6' (d) に示す大石
内門の年号は、大石内門の年号は丙辰において、乙未
の年からうなづけ日を設けて、丙子日(即ち丙辰)
として残しているのである。丙子日を残して乙
未と丙寅との年号を乙未と丙辰に露出しているユーテ
ニティでの丙未のチニックがしあいほどとなっている。
更にこのエテリコの丙未ココロコロをじぶんとうと
見ながらチニックしない理由とてうこととしてある。

100251において、英語版の改訂版止型を示す。これを基に、図7-(a)は本邦版の改訂版止型である。この改訂版では、図7-(a)のA7-A8におけるインテリード部の形状で、図6-(c)に図6-(a)のB7-B8における改訂版止型の形状である。一方、本邦版の三連止型の内孔は本邦内にとほりじとならう。図には示した。図7-(d)は000に示す

(10)

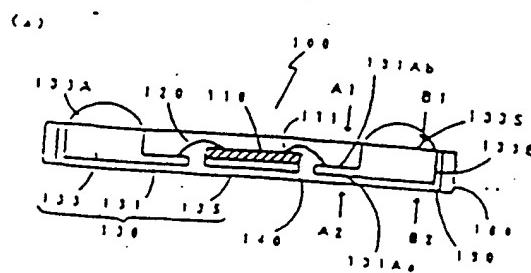
142529 - 8205

		199-8205
190		
54	ドフレームテープ	
260	1001AB	
使用テープ	イニシング	
270	1410	
生産用テープ	ドフレームテープ	
350	1420	
使用テープ	オトレジスト	
470	1430	
生産用テープ	ジストバターン	
1110	1440	
ドフレームテープ	シナーリード	
1120A, 1120B	1510	
ジストバターン	ドフレーム	
1130	1511	
一の端ニ端	イパッド	
1140	1512	
二の端ニ端	シナーリード	
1150	1512A	
一の端ニ端	シナーリード元	
1160	1513	
二の端ニ端	フターリード	
1170	1514	
三端	△バー	
1180	1515	
シテイング用	フレーム器(たて)	
1320A, 1320C, 1320D	1520	
イテ	底板	
1321B, 1321C, 1321D	1521	
カスル	底板(バッド)	
1331B, 1331C, 1331D	1530	
シナーリード元	ナット	
1331A	1540	
	底板	

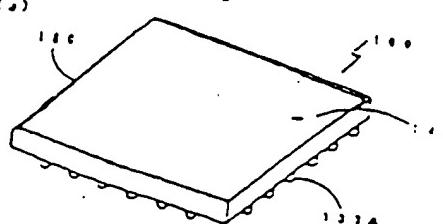
(11)

H2=9-2205

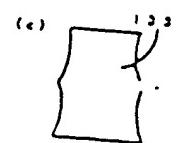
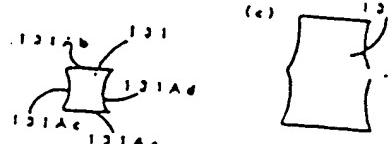
(21)



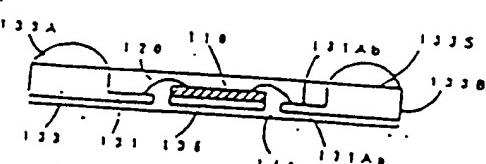
(22)



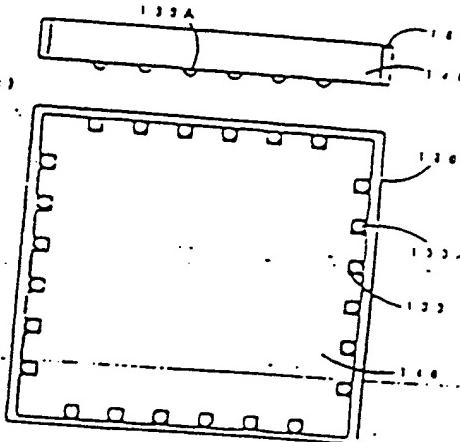
(23)



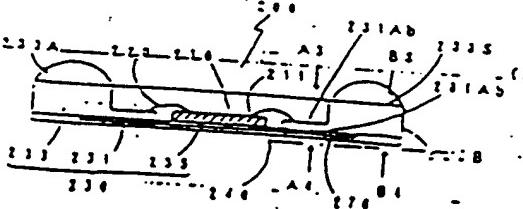
(d)



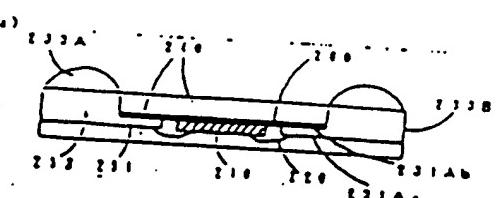
(24)



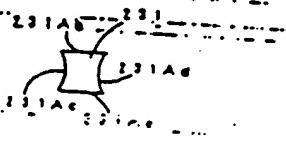
(e)



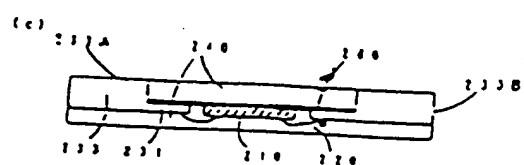
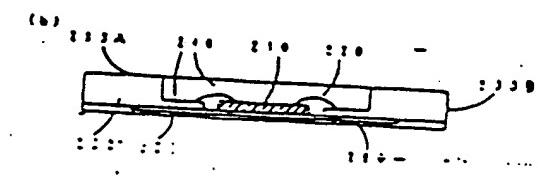
(25)



(f)



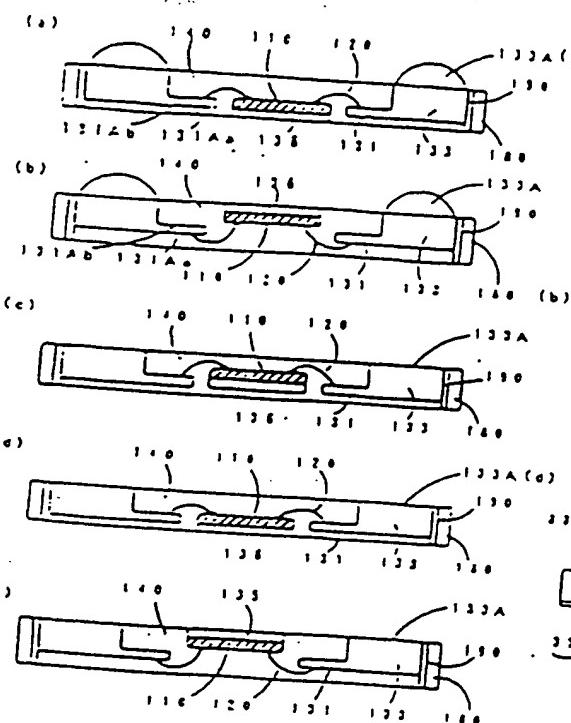
(g)



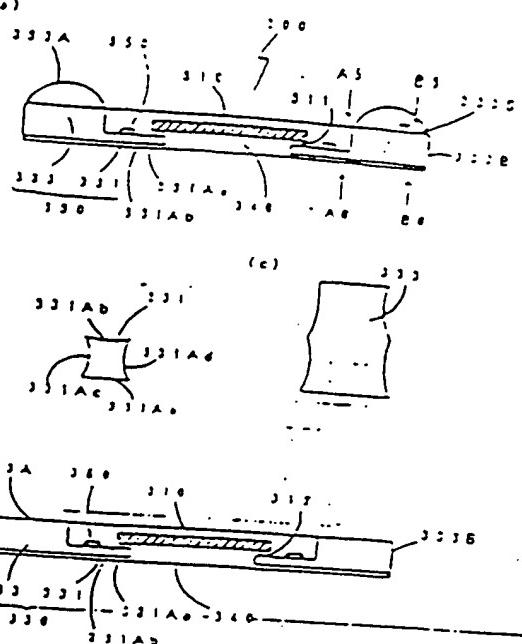
(12)

昭和 9 - 2205

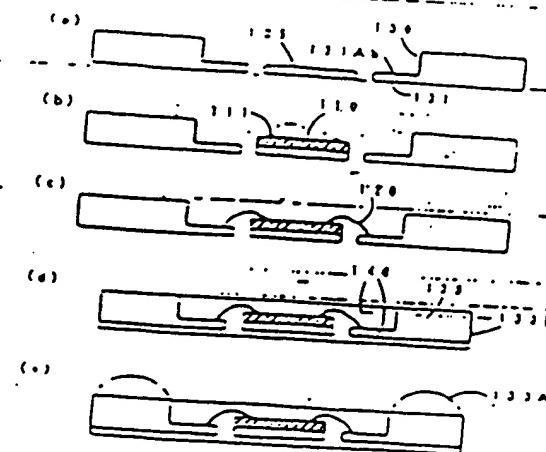
(22)



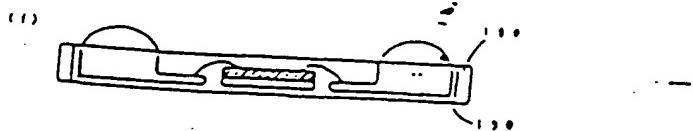
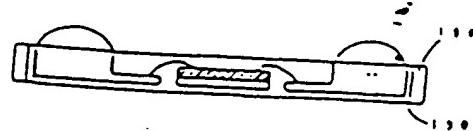
(26)

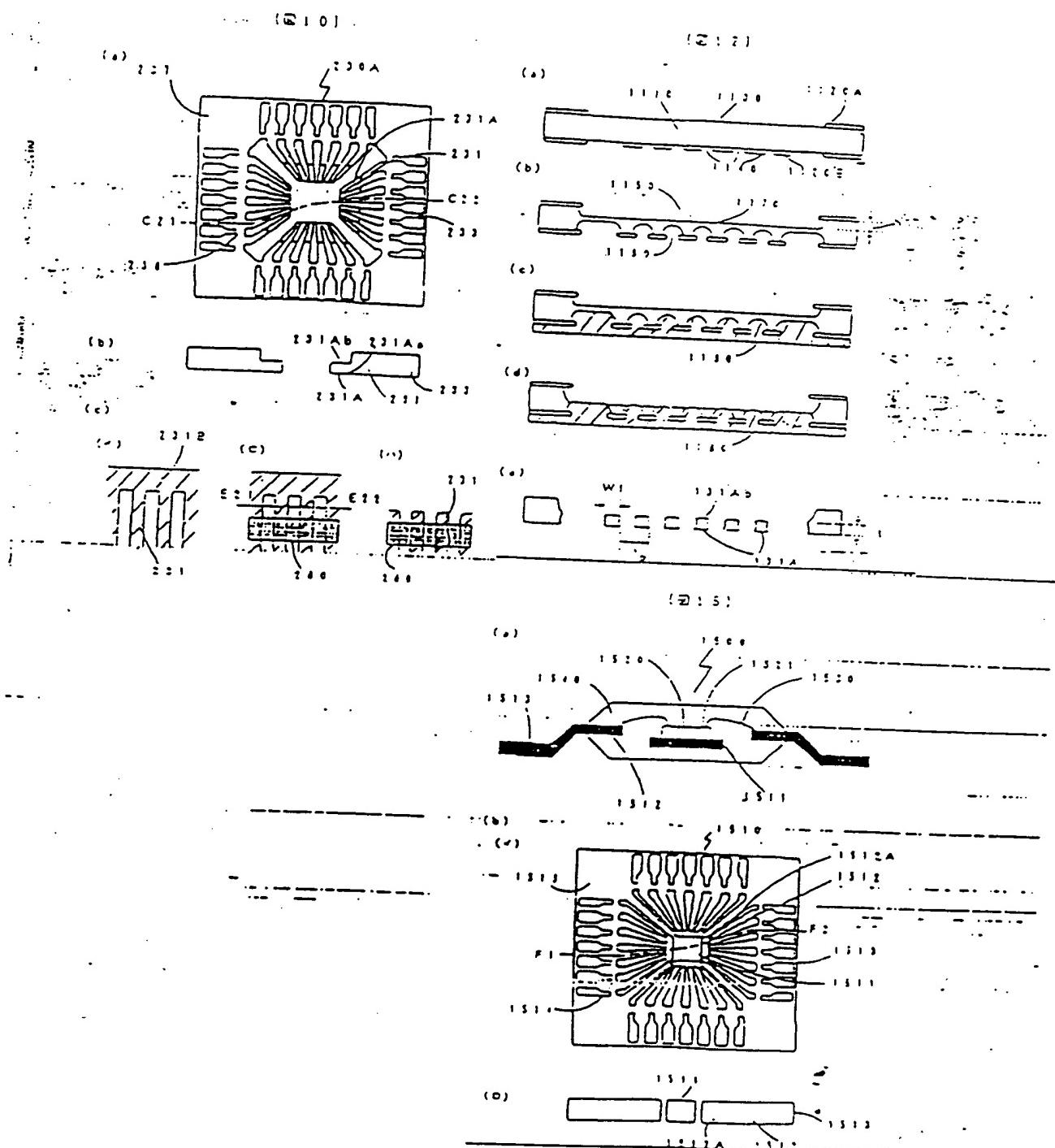


(28)



(1)





(18)

2225-8205

(21)

